

Broche	Connecteur cartouche	ROM boîtier SO-44		ROM boîtier TSOP-48		Bandai 2001	Bandai 2003	SRAM 32 Ko	GIZA	RTC S3511A	EEPROM
		Broche	Signal	Broche	Signal						
1	GND (broche extrémité gauche)	A21	A22 bus ROM	A15	A16 bus ROM	D4	GND	/RD	VBAT (à travers 10 kΩ)	/IRQ	CS EEPROM
2	A15 →	A18	A19 bus ROM	A14	A15	D3	GPO 3	A11	VCC_SRAM/RTC	XIN	SK EEPROM
3	A10 →	A17	A18 bus ROM	A13	A14	D2	GPO 2	A9	GND	XOUT	DI EEPROM
4	A11 →	A7	A8	A12	A13	D1	GPO 1	A8	/CS SRAM sortie	GND	DO EEPROM
5	A9 →	A6	A7	A11	A12	D0	GPO 0	A13	/CS SRAM entrée	CS RTC	GND
6	A8 →	A5	A6	A10	A11	GND	GND	/WR	/RESET	SCK RTC	N.C.
7	A13 →	A4	A5	A9	A10	A0	SIO RTC SCK RTC CS RTC	VCC_SRAM/RTC	N.C.	SIO RTC	N.C.
8	A14 →	A3	A4	A8	A9	A1			A14	VCC	VCC_SRAM/RTC
9	A12 →	A2	A3	A19	A20 bus ROM	VCC			A12		VCC
10	A7 →	A1	A2	A20	A21 bus ROM	A2	N.C.		A7		
11	A6 →	A0	A1	?		A3	N.C.		A6		
12	A5 →	/CS ROM		A22	A23 bus ROM	A19 bus système	N.C.		A5		
13	A4 →	GND		A21	A22 bus ROM	A18 bus système	A22 bus ROM		A4		
14	D15 ↔	/RD		?		A17 bus système	A17 bus ROM		A3		
15	D14 ↔	D0		?		A16 bus système	A16 bus ROM		A2		
16	D7 ↔	D8		A18	A19 bus ROM	VCC	GND		A1		
17	D6 ↔	D1		A17	A18 bus ROM	/RESET	A20 bus ROM		A0		
18	D5 ↔	D9		A7	A8	/MBC	A21 bus ROM		D0		
19	D4 ↔	D2		A6	A7	M/I/O	A19 bus ROM		D1		
20	D3 ↔	D10		A5	A6	/RD	A18 bus ROM		D2		
21	D2 ↔	D3		A4	A5	/WR	/CS SRAM entrée		GND		
22	D1 ↔	D11		A3	A4	/SEL	/CS ROM		D3		
23	D0 ↔	VCC		A2	A3	CLK (384 kHz)	/BYTE Flash		D4		
24	VCC →	D4		A1	A2	GND	D15		D5		
25	VCC →	D12		A0	A1	GND	D7		D6		
26	A0 →	D5		/CS ROM		GND	D6		D7		
27	A1 →	D13		GND		GND	D5		/CS SRAM sortie		
28	A2 →	D6		/RD		GND	D4		A10		
29	A3 →	D14		D0		SK EEPROM	D3				
30	A19 bus système →	D7		D8		VCC	VCC				
31	A18 bus système →	D15/A-1	D15	D1		DO EEPROM	D2				
32	A17 bus système →	GND		D9	D9	DI EEPROM	D1				
33	A16 bus système →	/BYTE	VCC	D2		CS EEPROM	D0				
34	D8 ↔	A16		A17 bus ROM	D10	N.C.	A0				
35	D9 ↔	A15		A16 bus ROM	D3	A22 bus ROM	A1				
36	D10 ↔	A14		A15	D11	A17 bus ROM	A2				
37	D11 ↔	A13		A14	VCC	A16 bus ROM	A3				
38	D12 ↔	A12		A13	D4	A20 bus ROM	A19 bus système				
39	D13 ↔	A11		A12	D12	A21 bus ROM	A18 bus système				
40	/RESET →	A10		A11	D5	GND	A17 bus système				
41	/MBC ←	A9		A10	D13	A19 bus ROM	A16 bus système				
42	M/I/O →	A8		A9	D6	A18 bus ROM	/RESET				
43	/RD →	A19		A20 bus ROM	D14	/CS ROM		/MBC			
44	/WR →	A20		A21 bus ROM	D7	VCC	M/I/O				
45	/SEL →	D15/A-1	D15	/CS SRAM entrée		/RD					
46	/IRQ ←		GND	D7		/WR					
47	CLK (384 kHz) →		/BYTE	VCC	D6	/SEL					
48	GND (broche extrémité droite)		A16	A17 bus ROM	D5	CLK (384 kHz)					

Légende des signaux :
alimentations
bus de données
bus d'adresses
signaux de contrôle
EEPROM
RTC
entrées/sorties génériques
non connecté